

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-251627

(43)Date of publication of application : 17.09.1999

(51)Int.Cl.

H01L 33/00

(21)Application number : 10-049178

(71)Applicant : DAIDO STEEL CO LTD

(22)Date of filing : 02.03.1998

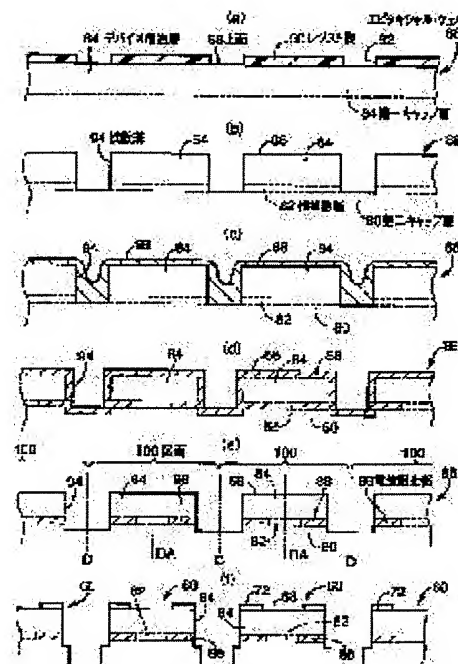
(72)Inventor : SONE TOSHINORI

(54) MANUFACTURE OF CURRENT STRANGULATED LIGHT EMITTING DIODE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method of a current strangulated light emitting diode in high light emitting efficiency also having excellent crystallinity.

SOLUTION: In a crystal growing step, epitaxial wafers 88 provided with multiple sections 100 are manufactured by successively crystal growing multiple semiconductor layers containing the first cap layers 84 in the same conductivity type connecting to up and down directions positioned on the intermediate part as well as lateral diffused layers 82 in the higher diffusing rate of impurities than that of the second cap layer 80. Besides, in diffusing trench forming step, the diffusing trenches 94 in several (μm) thick for exposing the ends of the lateral diffused layers 82 are provided on the upperside 68 of the epitaxial wafers 88. Finally, in an impurity diffusing step, current blocking parts 86 whose conductivity type is inverted by the Zn diffused from the ends exposed in the diffused trenches 94 is formed in the lateral diffused layers 82 by diffusing the Zn from the upperside 68 of the epitaxial wafers 88.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 33/00

H 0 1 L 33/00

A

審査請求 未請求 請求項の数 4 O L (全 14 頁)

(21) 出願番号 特願平10-49178

(22) 出願日 平成10年(1998) 3月2日

(71) 出願人 000003713

大同特殊鋼株式会社

愛知県名古屋市中区錦一丁目11番18号

(72) 発明者 曾根 豪紀

岐阜県土岐市泉神栄町 1-95

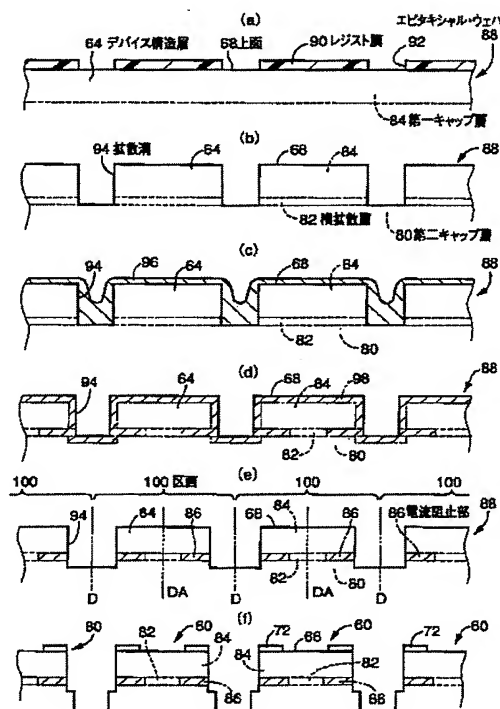
(74) 代理人 弁理士 池田 治幸 (外 2 名)

(54) 【発明の名称】 電流狭窄型発光ダイオードの製造方法

(57) 【要約】

【課題】 高い発光効率が得られ且つ結晶性が優れた電流狭窄型発光ダイオードを効率良く製造する方法を提供する。

【解決手段】 結晶成長工程において、積層方向の中間部に位置してその上下方向に連続する同じ導電型の第一キャップ層 84 および第二キャップ層 80 よりも不純物の拡散速度が高い横拡散層 82 を含む複数の半導体層を順次結晶成長させることにより、複数の区画 100 を備えたエピタキシャル・ウェハ 88 が作製され、拡散溝形成工程において、横拡散層 82 の端面をそれら複数の区画 100 の各々毎に露出させるための数 (μm) 程度の深さの拡散溝 94 がそのエピタキシャル・ウェハ 88 の上面 68 に設けられ、不純物拡散工程において、その上面 68 側から Zn を拡散させることにより、拡散溝 94 内に露出させられた端面から拡散させられた Zn によって導電型が反転させられた電流阻止部 86 が横拡散層 82 内に形成される。



1

【特許請求の範囲】

【請求項 1】 発光層を含む複数の半導体層が積層された素子構造部を備え、通電領域を制限されることにより該発光層の一部に設けられた発光領域で発生した光を、該素子構造部の表面または裏面側の光取出面において該発光領域上に設けられた光取出部から射出させる形式の電流狭窄型発光ダイオードの製造方法であって、積層方向の中間部に位置してその上下方向の少なくとも一方に連続する同じ導電型の各層よりも所定の不純物の拡散速度が高い電流狭窄層を含み且つ前記発光層を挟んで導電型が異なるように、前記複数の半導体層を所定の基板上に順次結晶成長させて積層することにより、前記素子構造部にそれぞれ対応する複数の区画を備えたエピタキシャル・ウェハを作製する結晶成長工程と、前記電流狭窄層の端面を前記複数の区画の各々毎に露出させるための所定深さの拡散用凹所を、前記エピタキシャル・ウェハの前記上下方向の一方側に位置する一面に設ける拡散用凹所形成工程と、前記一面側から前記所定の不純物を拡散させることにより、前記拡散用凹所内に露出させられた端面から拡散させられた該所定の不純物によって導電型を反転させられた電流阻止部を前記電流狭窄層内に形成する不純物拡散工程とを、含むことを特徴とする電流狭窄型発光ダイオードの製造方法。

【請求項 2】 前記複数の半導体層のうち、前記電流狭窄層とは導電型が異なり且つ前記拡散用凹所内に端面が露出させられた各層は、該電流狭窄層よりも前記所定の不純物の拡散速度が低くされる請求項 1 の電流狭窄型発光ダイオードの製造方法。

【請求項 3】 前記複数の半導体層のうち、前記拡散用凹所内において端面が露出させられた最下部の層に接してその下側に位置するものは、前記電流狭窄層よりも前記所定の不純物の拡散速度が低くされる請求項 1 または 2 の電流狭窄型発光ダイオードの製造方法。

【請求項 4】 前記不純物拡散工程に先立って、前記拡散用凹所内を除く前記一面に前記所定の不純物の拡散を妨げるための拡散防止膜を設ける拡散防止膜形成工程を、更に含むものである請求項 1 乃至 3 の何れかの電流狭窄型発光ダイオードの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、発光領域を発光層の一部に限定するための電流狭窄構造を有する発光ダイオード (LED) の製造方法に関する。

【0002】

【従来の技術】 基板上に発光層を含む複数の半導体層が積層されて成る素子構造部を備えると共に、その発光層における通電領域をその積層面内の一部に制限するための電流狭窄構造をその素子構造部内に有し、その発光層の一部に設けられた通電領域すなわち発光領域で発生し

2

た光を、それら基板および素子構造部の一方の表面 (光取出面) の一部に設けられた光取出部から射出する形式の電流狭窄型面発光 LED が知られている。このような電流狭窄型 LED は、発光領域が限定され且つ専らその真上に設けられた光取出部から光が射出させられるため、高い光出力が得られると共に放出される光をレンズや光ファイバに効率よく取り込むことが可能である。そのため、例えば、各種センサやエンコーダ等の光の集束性が要求される光学式測定器の光源や、光ファイバ通信の光源等として好適に用いられる。

【0003】

【発明が解決しようとする課題】 従来、上記のような電流狭窄構造を素子構造部内に形成するに際しては、例えば、不純物拡散、イオン注入、或いは再成長等による方法が採られていた。これらのうち不純物拡散による方法では、素子構造部の積層表面からその一部に不純物を選択的に拡散して半導体層の導電型を反転させることにより、通電部あるいは非通電部が形成される。図 1、図 2 にそれぞれ断面構造を模式的に示される LED 10、12 は、このような方法によって製造される LED の一例である。

【0004】 先ず、図 1 に示される LED 10 は、例えば、n-GaAs 単結晶から成る基板 14 上に結晶成長させられた複数種類の AlGaAs 系化合物半導体から成る素子構造部 16 と、基板下面 18 および光取出面として機能する素子構造層上面 20 にそれぞれ固着された下部電極 22 および上部電極 24 とを備えたものである。素子構造部 16 は、n-Al_{0.3}Ga_{0.7}As 単結晶から成る第一クラッド層 26、p-GaAs 単結晶から成る活性層 28、p-Al_{0.3}Ga_{0.7}As 単結晶から成る第二クラッド層 30、p-Al_{0.1}Ga_{0.9}As 単結晶から成る拡散停止層 32、および n-Al_{0.1}Ga_{0.9}As 単結晶から成るブロック層 34 から構成される。このブロック層 34 を貫通して拡散停止層 32 表層部に至る斜線範囲には、環状の拡散防止膜 38 が備えられた上面 20 (積層表面) 側からその中央部に選択的に亜鉛 (Zn) 等の p 型不純物が拡散されることにより、高濃度で亜鉛がドーピングされた拡散部 36 が形成されている。これにより、n 型のブロック層 34 の導電型が拡散部 36 内で反転させられて通電部が形成され、活性層 28 の通電部直下の範囲に通電領域 R が制限される電流狭窄構造が構成されている。拡散防止膜 38 は、このように不純物を中央部に選択的に拡散する目的で設けられたものであり、例えば導電性を有しない窒化珪素 (Si₃N₄) 等で構成される。そのため、LED 10 では、上部電極 24 の内周部が拡散防止膜 38 よりも内周側に位置させられ、拡散部 36 の外周縁部に重ねて設けられることで導通が確保されていることから、その内周側部分 B が光取出部として機能する。

【0005】 また、図 2 に示される LED 12 は、LED 10 と略同様な素子構造部 16 を基板 14 上に備えた

ものであるが、その上面 2 0 の中央部に凹所 4 0 を有すると共に、素子構造部 1 6 の表層部にその凹所 4 0 の形状に倣った拡散部 3 6 が形成されている。すなわち、拡散部 3 6 は、中央部においてブロック層 3 4 を貫通して拡散停止層 3 2 の表層部に至る深さを有する一方、周辺部においてそのブロック層 3 4 の途中までの深さを有する。これにより、その中央部に通電部が形成され、活性層 2 8 における通電領域 R がその通電部の直下に制限される電流狭窄構造が構成されている。この LED 1 2 では、上面 2 0 全面から不純物を拡散させることにより、その上面形状に倣って凹所 4 0 の下側で不純物が深い位置までドーピングさせられることに基づいて通電部を形成したものである。そのため、ブロック層 3 4 の導電型が表層部全体で反転させられることから、通電領域 R 上よりも外周側で上部電極 2 4 との導通が確保され、その内周側部分 B が光取出部として機能する。

【0006】また、図 3 は、イオン注入により電流狭窄構造を形成した LED 4 2 の断面構造を模式的に示す図である。図において、基板 1 4 上に備えられた素子構造部 1 6 の表層部には、ブロック層 3 4 に代えて第二クラッド層 3 0 と同様な導電型の $p\text{-Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 単結晶から成るキャップ層 4 4 が備えられる。なお、この LED 4 2 では、第一クラッド層 2 6 および第二クラッド層 3 0 が $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 単結晶で、活性層 2 8 が $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 単結晶でそれぞれ構成されている。上記のキャップ層 4 4 には、上面 2 0 から $2 \sim 3(\mu\text{m})$ 程度の深さ位置に、図に斜線で示される $0.5 \sim 1.0(\mu\text{m})$ 程度の厚さの環状のブロック部 4 6 が備えられる。このブロック部 4 6 は、シリコン(Si)やセレン(Se)等の n 型不純物をドーピングすることによりキャップ層 4 4 の導電型が部分的に反転させられて形成されたものである。そのため、ブロック層 4 6 が設けられている深さ位置ではその内周側が通電部となることから、活性層 2 8 における通電領域 R がその通電部の直下に制限されている。上記のブロック部 4 6 は、上面 2 0 からイオン注入することにより形成されたものであり、キャップ層 4 4 の表面すなわち上面 2 0 は当初の導電型に維持されている。したがって、LED 1 2 と同様、通電領域 R 上よりも外周側で上部電極 2 4 との導通が確保されるため、その内周側部分 B が光取出部として機能する。

【0007】また、図 4 は、再成長により電流狭窄構造を形成した LED 4 8 の断面構造を模式的に示す図である。図において、基板 1 4 上に備えられた素子構造部 1 6 は、第二クラッド層 3 0 上に第三クラッド層 5 0、ブロック層 3 4、キャップ層 4 4 を備えている。なお、LED 4 8 では、第一クラッド層 2 6、第二クラッド層 3 0、および第三クラッド層 5 0 が AlInGaP 単結晶で、活性層 2 8 が un-InGaP 単結晶で、ブロック層 3 4 およびキャップ層 4 4 が AlGaAs 単結晶で構成される。それぞれ p 型の第三クラッド層 5 0 およびキャップ層 4 4 間に備え

られた n 型のブロック層 3 4 は、例えば $0.5(\mu\text{m})$ 程度の厚さを有して環状を成しており、その内周側においては第三クラッド層 5 0 上に直接キャップ層 4 4 が積層されている。そのため、その内周側部分に通電部が形成されて活性層 2 8 における通電領域 R がその直下部分に制限されている。上記の環状のブロック層 3 4 は、基板 1 4 上に第一クラッド層 2 6 乃至ブロック層 3 4 を順次結晶成長させた後、エピタキシャル・ウェハを一旦結晶成長装置から取り出し、エッチング処理してブロック層 3 4 の中央部を除去してこれを環状とした後、再び結晶成長装置内でキャップ層 4 4 を結晶成長させることで形成される。したがって、この LED 4 8 においても、上面 2 0 全面で上部電極 2 4 と導通させられることから、通電領域 R 上よりも外周側に設けられた上部電極 2 4 よりも内周側部分 B が光取出部として機能する。

【0008】しかしながら、上記従来の各方法で電流狭窄構造を形成した LED 1 0、1 2、4 2、および 4 8 においては、それぞれ以下に述べるような問題点があった。先ず、図 1 に示されるような不純物を選択的に拡散する方法では、形成された通電部すなわち通電領域 R 上の周縁部の一部を覆うように上部電極 2 4 が設けられることから、活性層 2 8 で発生した光がその周縁部で遮られるため、発光出力を十分に向上できないという問題がある。しかも、不純物を拡散させられた部分では光の吸収係数が大きくなるため、光の射出経路に拡散部 3 6 が備えられていることによっても発光出力が低下させられる。なお、ブロック層 3 4 に代えて拡散停止層 3 2 と同様な導電型のキャップ層を備え、通電部の外周側に不純物を拡散させることでブロック部を形成すれば後者の問題を避けられるが、その場合でも前者の上部電極 2 4 による遮光の問題は同様に発生する。一方、不純物拡散による方法のうち、図 2 に示されるような全面拡散して凹所 4 0 で拡散深さを制御する方法では、通電領域 R 上を避けて上部電極 2 4 を設け得る。したがって、上部電極 2 4 による遮光は生じないが、その反面、光の射出経路に拡散部 3 6 が位置することは避けられないため、それによる発光出力の低下が生じ得る。

【0009】これらに対して、図 3 および図 4 に示される方法では、素子構造部 1 6 の層の途中（厚さ方向における中間部）に環状のブロック部 4 6 或いはブロック層 3 4 が備えられることから、上部電極 2 4 が通電領域 R 上の一部を覆わず、しかも、光の射出経路に不純物のドーピング（拡散）領域が位置しないため、電流狭窄構造を設けたことに基づいて高い発光出力が得られる。しかしながら、図 3 に示されるようなイオン注入による方法では、高価な装置が必要となって製造コストが高くなると共に、ブロック部 4 6 を十分な厚さに形成するのに多大な時間を要して生産効率が低いという問題がある。一方、図 4 に示されるような再成長による方法では、結晶成長工程が二度に分けられて積層途中にエッチング処理

が行われるため、製造工程が煩雑になって製造コストが増大すると共に、段差部分で良好な結晶を得ることが困難となってホモロジが悪化し、延いては転移等の欠陥が多くなってLEDのリーク電流の増大や信頼性低下が生じるという問題がある。なお、上述した図1～4の構造では、光取出部Bが上面20において内周側に備えられているが、通電部と非通電部とを反対に設けて外周部に光取出部Bが備えられるような電流狭窄構造の場合にも、それぞれ同様な問題が発生する。

【0010】本発明は、以上の事情を背景として成されたものであって、その目的は、高い発光効率が得られ且つ結晶性が優れた電流狭窄型発光ダイオードを効率良く製造する方法を提供することにある。

【0011】

【課題を解決するための手段】斯かる目的を達成するため、本発明の要旨とするところは、発光層を含む複数の半導体層が積層された素子構造部を備え、通電領域を制限されることによりその発光層の一部に設けられた発光領域で発生した光を、その素子構造部の表面または裏面側の光取出面においてその発光領域上に設けられた光取出部から射出させる形式の電流狭窄型発光ダイオードの製造方法であって、(a) 積層方向の中間部に位置してその上下方向の少なくとも一方に連続する同じ導電型の各層よりも所定の不純物の拡散速度が高い電流狭窄層を含み且つ前記発光層を挟んで導電型が異なるように、前記複数の半導体層を所定の基板上に順次結晶成長させて積層することにより、前記素子構造部にそれぞれ対応する複数の区画を備えたエピタキシャル・ウェハを作製する結晶成長工程と、(b) 前記電流狭窄層の端面を前記複数の区画の各々毎に露出させるための所定深さの拡散用凹所を、前記エピタキシャル・ウェハの前記上下方向の一方側に位置する一面に設ける拡散用凹所形成工程と、(c) 前記一面側から前記所定の不純物を拡散させることにより、前記拡散用凹所内に露出させられた端面から拡散させられたその所定の不純物によって導電型を反転させられた電流阻止部を前記電流狭窄層内に形成する不純物拡散工程とを、含むことにある。

【0012】

【発明の効果】このようにすれば、結晶成長工程において、積層方向の中間部に位置してその上下方向の少なくとも一方に連続する同じ導電型の各層よりも所定の不純物の拡散速度が高い電流狭窄層を含み且つ前記発光層を挟んで導電型が異なるように前記複数の半導体層を所定の基板上に順次結晶成長させて積層することにより、前記素子構造部にそれぞれ対応する複数の区画を備えたエピタキシャル・ウェハが作製され、続く拡散用凹所形成工程において、電流狭窄層の端面をそれら複数の区画の各々毎に露出させるための所定深さの拡散用凹所が、そのエピタキシャル・ウェハの前記上下方向の一方側に位置する一面に設けられ、更に、不純物拡散工程におい

て、その一面側から前記所定の不純物を拡散させることにより、拡散用凹所内に露出させられた端面から拡散させられたその所定の不純物によって導電型が反転させられた電流阻止部が電流狭窄層内に形成される。

【0013】そのため、素子構造部にそれぞれ対応する複数の区画の各々の中間部に備えられる電流狭窄層の端面が拡散用凹所内に露出させられた状態で、その拡散用凹所が設けられている一面側から不純物が拡散させられると、その不純物は一面側からだけでなくその端面からも素子構造部に拡散させられる。このとき、電流狭窄層は少なくともその一面側に連続する同じ導電型の各層よりもその不純物の拡散速度が高いことから、それらの中ではその一面に沿った方向において最も深く不純物が拡散させられる。このため、電流狭窄層内に形成される電流阻止部は、導電型を反転させられた部分のうちその一面に沿った方向において導電型を反転させられていない領域側に最も突き出して位置することから、それによって通電領域延いては発光領域が決定されて容易に電流狭窄構造が形成される。しかも、上記の一面を構成する半導体層はその電流阻止部よりもその一面に沿った方向において拡散用凹所から浅い範囲だけが導電型を反転させられることから、その一面が光取出面として機能させられる場合にも、その一面の発光領域上を避けて電極との導通部を設け得るため、高い発光効率が得られる。更に、電流阻止部が簡単な不純物拡散法で形成されるため、イオン注入による場合のような生産効率の低下や再成長させる場合のような結晶性の乱れが生じない。したがって、高い発光効率が得られ且つ結晶性が優れた電流狭窄型発光ダイオードを効率良く製造することができる。

【0014】

【発明の他の態様】ここで、好適には、前記複数の半導体層のうち、前記電流狭窄層とは導電型が異なり且つ前記拡散用凹所内に端面が露出させられた各層は、その電流狭窄層よりも前記所定の不純物の拡散速度が低くされる。このようにすれば、電流狭窄層と同じ導電型の半導体層だけでなく、導電型が異なる層のうち前記拡散用凹所内に端面が露出させられる各層も、その電流狭窄層よりも所定の不純物の拡散速度が低くされる。そのため、電流狭窄層とは導電型が異なることから不純物拡散後にも当初の導電型に維持される半導体層においても、その不純物が拡散された範囲はその電流狭窄層内に形成される電流阻止部よりも前記一面に沿った方向において拡散用凹所から浅く形成される。したがって、発光領域上すなわち発光層で発生した光の射出経路に不純物が拡散させられた部分が存在しないことから、発光効率が一層高い電流狭窄型発光ダイオードを得ることができる。

【0015】また、好適には、前記複数の半導体層のうち、前記拡散用凹所内において端面が露出させられた最下部の層に接してその下側に位置するものは、前記電流

狭窄層よりも前記所定の不純物の拡散速度が低くされる。このようにすれば、拡散用凹所内に端面が露出させられた最下部の層に接してその下側に位置するものも、前記電流狭窄層よりも前記所定の不純物の拡散速度を低くされる。そのため、その下側の半導体層内における不純物の拡散速度が低くされていることから、拡散用凹所の底面からその下側の半導体層中に不純物が拡散させられても、前記一面に沿った方向において拡散用凹所から電流阻止部よりも深く広がることが抑制されるため、一層確実に所望の電流狭窄構造を得ることができる。

【0016】また、前記の電流狭窄型発光ダイオードの製造方法は、好適には、(d) 前記不純物拡散工程に先立って、前記拡散用凹所内を除く前記一面に前記所定の不純物の拡散を妨げるための拡散防止膜を設ける拡散防止膜形成工程を、更に含むものである。このようにすれば、不純物拡散工程に先立つ拡散防止膜形成工程において、拡散用凹所内を除く前記一面に、その一面からの不純物の拡散を妨げる拡散防止膜が設けられる。そのため、その一面を構成する半導体層内にも、拡散用凹所内に露出させられた端面だけから不純物が拡散させられることから、その一面全面に不純物が拡散させられることが抑制される。そのため、その一面が光取出面として機能させられる場合にも、その一面を構成する半導体層中の不純物の拡散部分を除去する処理を施すことなく、発光領域上すなわち光の射出経路に不純物の拡散させられた部分が存在することが好適に抑制される。

【0017】因みに、拡散防止膜を設けることなく不純物拡散工程を実施する場合には、拡散用凹所内に露出させられている端面からだけでなく、前記一面からも半導体層内に不純物が拡散させられる。そのため、その一面が光取出面として機能させられる場合には不純物の拡散部分で光が吸収されて発光効率が低下させられ、或いは、その一面が不純物によって導電型を反転させられる場合には、その一面に固着される電極との導通（電氣的接触）が妨げられる。したがって、何れの場合にもその一面から不純物が拡散させられた表層部はエッチング処理等で除去することが望ましいのである。

【0018】また、一層好適には、上記の拡散防止膜は、前記発光領域で発生させられる光に対して透明である。このようにすれば、拡散防止膜を光取出部上に残したままLEDを構成し得ることから、一層製造工程が簡単になる。

【0019】

【発明の実施の形態】以下、本発明の一実施例を図面を参照して詳細に説明する。なお、以下の実施例において、各部の寸法比等は必ずしも正確に描かれていない。

【0020】図5は、本発明の製造方法の一実施例が適用された電流狭窄型発光ダイオード（以下、単にLEDという）60の構造を模式的に示す図である。図において、LED60は、微小な発光領域を備えた電流狭窄型

面発光LEDであって、例えば、基板62と、よく知られた液相成長（Liquid Phase Epitaxy：LPE）法や有機金属化学気相成長（Metal-Organic Chemical Vapor Deposition：MOCVD）法等によって、その基板62上に複数種類の化合物半導体層が順次結晶成長させられることにより形成されたデバイス構造層64と、基板62の下面66およびそのデバイス構造層64の上面68にそれぞれ固着された下部電極70および上部電極72とを備えている。

10 【0021】上記の基板62は、例えば200～500(μm)程度の厚さを備えたp-GaAs単結晶から成る化合物半導体である。また、上記デバイス構造層64は、例えば、基板62側から順に積層された第一クラッド層74、活性層76、第二クラッド層78、第二キャップ層80、横拡散層82、および第一キャップ層84で構成されている。第一クラッド層74は、例えば厚さ1(μm)程度のp-AlInGaP単結晶から成る化合物半導体、活性層76は、例えば厚さ0.5(μm)程度のun-InGaP単結晶から成る化合物半導体、第二クラッド層78は、例えば厚さ1(μm)程度のn-AlInGaP単結晶から成る化合物半導体、第二キャップ層80は、例えば厚さ2(μm)程度のn-GaP単結晶から成る化合物半導体、横拡散層82は、例えば厚さ0.5(μm)程度のn-AlInGaP単結晶から成る化合物半導体、第一キャップ層84は、例えば厚さ3(μm)程度のn-GaP単結晶から成る化合物半導体である。なお、第一、第二クラッド層74、78、および活性層76の混晶比は、発光波長等に応じて適宜定められ、横拡散層82の混晶比は、後述するように電流阻止部86の積層面方向の大きさに応じて定められる。本実施例においては、デバイス構造層64が素子構造部に、活性層76が発光層に、横拡散層82が電流狭窄層にそれぞれ相当する。

【0022】また、上記の下部電極70は、例えば下面66の全面に1(μm)程度の厚さで設けられたp型電極であって、その下面66から順にAu-Zn合金およびAuが積層されて構成される。一方、上部電極72は、光取出面となる上面68に備えられる光取出部Bの外周側に環状に1(μm)程度の厚さで設けられたものであって、その上面68から順にAu-Ge合金、NiおよびAuが積層されて構成される。

40 【0023】また、前記の横拡散層82には、上記の光取出部Bの下側に位置する中央部分を除く図に斜線で示される外周側部分に、例えばp型の不純物であるZnが拡散させられることによりその導電型を反転させられて形成された環状の電流阻止部86が備えられている。すなわち、横拡散層82は、内周側の通電部と外周側の電流阻止部86とから構成される。これにより、デバイス構造層64には、その電流阻止部86の内周側を通る経路だけで通電可能な電流狭窄構造が形成されており、活性層76における通電領域すなわち発光領域がその内周側のその通電部の直下に位置するRで示される範囲に制限

されている。そして、電流阻止部86の内周縁すなわち通電部の外周縁は、上記の上部電極72の内周縁すなわち光取出部Bの外周縁よりも小さくされている。そのため、発光径が小さくされていると共に、発光領域R上すなわち活性層76で発生して光取出部Bから取り出される光の射出経路には、不純物が拡散させられた部分も、上部電極72も存在しないことから、LED60によれば高い発光効率を得ることができる。

【0024】なお、上記のp型不純物は、横拡散層82だけに選択的に拡散させられており、その上下に位置する第一キャップ層84および第二キャップ層80との界面近傍にも殆ど拡散させられていない。すなわち、p型不純物が拡散させられた領域は、横拡散層82内だけに、上面68に沿った方向においてデバイス構造層64の端面から深い範囲に形成されている。また、デバイス構造層64は、第二キャップ層80の上端部の一部を含むそれよりも上側（すなわち上面68側）の部分（すなわち不純物拡散により形成された電流阻止部86よりも僅かに下側の位置よりも上側に位置する第二キャップ層80の上端部、横拡散層82、および第一キャップ層84）の断面積（上面68すなわち積層面に沿った断面の面積）が、それより下側部分に比べて小さい段付き形状となっている。

【0025】以下、上記のLED60の製造方法を、工程図を示す図6、および工程の各段階における断面構造の要部を模式的に示す図7(a)～(f)を参照して説明する。先ず、結晶成長工程S1においては、基板62上に化合物半導体を順次結晶成長（エピタキシャル成長）させて積層することにより、前記デバイス構造層64を備えて複数個のLED60に加工されるエピタキシャル・ウェハ88（以下、単にウェハ88という）を作製する。すなわち、図5に示される層構成から明らかなように、基板62上に、活性層76を挟んで相互に導電型が異なるように複数の半導体層を積層することでデバイス構造層64が形成される。なお、このとき、デバイス構造層64の表層部を構成する第一キャップ層84の厚さは、後の不純物拡散工程S4においてZnが拡散させられ且つ表層拡散部除去工程S5において除去されるその表層部分の拡散深さと同様以上の大きさだけ、前記LED60における値すなわち3.0(μm)程度よりも厚くされる。次いで、保護膜形成工程S2においては、デバイス構造層64の表面68にレジスト膜90をパターン形成する。図7(a)は、この状態を示している。このとき、レジスト膜90のパターンは、図8にウェハ88を上面68から見た平面図を示すように、後述のダイシング工程S7で個々のLED60に分割する際の分割線D（図7(e)に二点鎖線で示す）上を中心とする幅20～100(μm)程度の格子状の開口部92を有して形成される。すなわち、レジスト膜90は、個々のLED60毎にその上に独立して島状に備えられる矩形（略正方形）パターン

で形成される。なお、パターン形成は、例えばよく知られたフォトリソグラフィ法等を利用して、レジスト膜90を上面68の全面に塗布形成して不要部分（開口部92）を除去することで行うことができる。

【0026】続く拡散溝形成工程S3においては、例えば臭素を1(vol%)程度添加したメタノール溶液をエッチング液として用いて、上面68からエッチング処理を施すことにより、デバイス構造層64の表面の開口部92の位置に格子状の拡散溝94を形成し、レジスト膜90を剥離液で除去する。このとき、エッチング条件は、拡散溝94の深さが第一キャップ層84および横拡散層82を貫通して第二キャップ層80の表面が露出させられる深さ、すなわち、横拡散層82の積層方向に略垂直な端面（側面）がその拡散溝94内に露出させられる深さとなるように設定される。したがって、その深さは前述の第一キャップ層84の厚さに応じて定められることとなり、第一キャップ層84の厚さが3.5(μm)程度の場合には、それに横拡散層82の厚さ0.5(μm)を加えた4(μm)程度である。すなわち、拡散溝形成工程S3は、後述する区画100毎に横拡散層82の外周側端面を露出させるための拡散溝94を設けるものである。なお、選択性を有するエッチング液を用いて、GaPから成る第一キャップ層84およびAlInGaPから成る横拡散層82の各々を順次除去してもよい。これにより、幅20～100(μm)程度、深さ数(μm)程度の格子状の拡散溝94が上面68全体に形成される。図7(b)は、この状態を示している。本実施例においては、上記の拡散溝94が拡散用凹所に相当し、拡散溝形成工程S3が拡散用凹所形成工程に対応する。

【0027】そして、不純物拡散工程S4において、上面68側からp型不純物であるZnを拡散する。このZnの拡散は、例えば、以下のようにして行われる。すなわち、先ず、Znを添加した珪素化合物(SiO₂の溶液)をウェハ88の上面68にスピン・コートし、ベーキング処理を施すことにより、その上面68を覆うSOG(spin on glass)膜96を形成する。図7(c)は、この状態を示しており、SOG膜96は拡散溝94内を略埋め尽くすように設けられる。次いで、このウェハ88を電気炉等によって例えば700(°C)×3時間程度の条件で熱処理することにより、SOG膜96内のZnがデバイス構造層64内に拡散させられる。図7(d)は、このようにZnを拡散した後に、例えば弗酸を用いてエッチング処理することによってSOG膜96を除去した状態を示しており、図の斜線で示される範囲がZnが拡散させられた拡散部98である。図から明らかなように、拡散部98は上面68から第二キャップ層80の表層部までのn型領域だけに形成されており、斜線部分すなわち拡散部98の導電型がp型に反転させられている。

【0028】このとき、Znは上面68からだけでなく拡散溝94の内壁面（すなわちデバイス構造層64の第一

キャップ層 8 4 および横拡散層 8 2 の端面が露出させられている面) および底面 (すなわち第二キャップ層 8 0 の表面が露出させられている面) からも拡散させられるが、AlInGaP から成る横拡散層 8 2 内における拡散速度は GaP から成る第一キャップ層 8 4 および第二キャップ層 8 2 内における拡散速度よりも高い傾向にある。すなわち、デバイス構造層 6 4 は、積層方向の中間部に位置してその上下方向に連続する同じ導電型の第一キャップ層 8 4 および第二キャップ層 8 0 よりも不純物 Zn の拡散速度が高い横拡散層 8 2 を含んで構成されており、その不純物 Zn の拡散速度の低い第一キャップ層 8 4 および第二キャップ層 8 0 に挟まれた横拡散層 8 2 は、その端面が拡散溝 9 4 内に露出させられている。そのため、その横拡散層 8 2 内には、拡散溝 9 4 の内壁面すなわちその端面から比較的内周部分まで深く Zn が拡散させられる一方、第一キャップ層 8 4 および第二キャップ層 8 0 内には、上面 6 8、拡散溝 9 4 の内壁面および底面すなわちそれらの表面および端面から表層部分のみに浅く Zn が拡散させられる。したがって、図 7 (d) に示されるように、拡散部 9 8 は、GaP から成る第一キャップ層 8 4 および第二キャップ層 8 0 では、上面 6 8 或いは拡散溝 9 4 の内壁面および底面から数百 (nm) ~ 数 (μm) 程度の深さの表層部だけに形成される一方、AlInGaP から成る横拡散層 8 2 では、拡散溝 9 4 の内壁面から積層面に沿った内周側に向かって $100(\mu\text{m})$ 程度 (すなわち第一キャップ層 8 4 等における値の数十倍 ~ 数百倍程度) の深さに形成されることとなる。換言すれば、デバイス構造層 6 4 において、上面 6 8 側に露出させられている部分を除き、その上面 6 8 すなわち積層面に垂直な断面におけるその端面から内周側に向かう方向の拡散部 9 8 の深さは、横拡散層 8 2 内だけで深くなっている。なお、横拡散層 8 2 内における積層面に沿った方向の拡散速度は略一様であることから、前記図 8 に斜線で示すように、拡散部 9 8 の横拡散層 8 2 内に形成される内周端はその横拡散層 8 2 の露出端面の輪郭に倣った形状、すなわち拡散溝 9 4 の内壁面形状に倣った矩形となっている。本実施例においては、第一キャップ層 8 4 および第二キャップ層 8 0 が「上下方向の少なくとも一方に連続する同じ導電型の各層」に相当する。

【0029】因みに、同一条件下における化合物半導体中での不純物の拡散速度は、 $\text{GaP} < \text{GaAs} < \text{AlGaAs} < \text{InGaP} < \text{AlInGaP}$ の大小関係にあることが知られている。すなわち、AlInGaP 化合物半導体においては、GaP 単結晶の Ga の一部が In や Al に置き換えられると拡散速度が高められる。特に、一般式 $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ (但し、 $0 \leq x \leq 1$, $0 \leq y \leq 1$) で表した場合における In の混晶比 $(1-y)$ を一定とした場合には、Al の混晶比 x と Zn の拡散速度との関係を図 9 に示すように、Zn の拡散速度は Al の混晶比 x に依存し、混晶比が大きくなるほど同一条件下での拡散深さが一層深くなる傾向にある。例え

ば $500(^{\circ}\text{C})$ で 5 時間程度の熱処理を施した場合の拡散深さは、混晶比 $x=0$ (すなわち $\text{GaIn}_{1-y}\text{P}$) でも $1(\mu\text{m})$ 程度と十分に深い、混晶比 $x=0.6$ [すなわち $(\text{Al}_{0.6}\text{Ga}_{0.4})_y\text{In}_{1-y}\text{P}$] では、 $6(\mu\text{m})$ 程度と一層深くなる。この混晶比 $x=0.6$ のときの拡散深さは、図示しない GaP (すなわち混晶比 $x=0$, $y=1$ の場合) に対する拡散深さの 200 倍にも達する値である。したがって、例えば、横拡散層 8 2 が上記混晶比 $x=0.6$ のもので構成される場合には、第一キャップ層 8 4 等の表層部の拡散深さは $0.5(\mu\text{m})$ 程度となり、結晶成長工程 S 1 においてウェハ 8 8 を作製した直後におけるその厚さは $3.5(\mu\text{m})$ 程度とされることが好ましいといえる。

【0030】図 6 に戻って、SOG 膜 9 6 を除去した後の表層拡散部除去工程 S 5 においては、上面 6 8 からエッチング処理を施すことにより、上面 6 8 および拡散溝 9 4 内の表層を GaP から成る第一キャップ層 8 4 等の拡散深さに相当する深さだけ、すなわち前記のように混晶比 $x=0.6$ の場合には $0.5(\mu\text{m})$ 程度の深さだけ除去する。図 7 (e) は、この状態を示している。このとき、エッチング液としては、例えば、前記拡散溝 9 4 を形成した場合と同様な臭素添加メタノール溶液等が好適に用いられる。これにより、拡散部 9 8 の表層部すなわち横拡散層 8 2 の内周側部分を除く Zn の拡散部分が除去され、第一キャップ層 8 4 および第二キャップ層 8 0 は、当初の導電性に維持されている部分 (すなわち Zn が拡散させられていない部分) が表面に現れる。すなわち、結晶成長工程 S 1 において第一キャップ層 8 4 が厚く設けられるのは、その表層に形成される拡散部 9 8 の深さを考慮したものである。したがって、拡散部 9 8 の深さすなわち除去厚みが大きくなるほど、後に除去される部分を結晶成長させるために費やされる原料および時間が増大する不都合があることから、第一キャップ層 8 4 における拡散深さは浅い方が好ましい。換言すれば、その拡散深さを可及的に浅くしつつ所望の大きさの電流阻止部 8 6 を形成できるように、横拡散層 8 2 における不純物拡散速度は第一キャップ層 8 4 等におけるそれよりも可及的に高いことが望まれるのである。

【0031】一方、横拡散層 8 2 には、Zn が拡散させられることにより導電型が p 型に反転させられた部分が、表層部除去後も二点鎖線 D で区分される区画 1 0 0 毎に拡散溝 9 4 の内周側に残存しており、これが前記 LED 6 0 毎に備えられる電流阻止部 8 6 に相当する。すなわち、電流阻止部 8 6 は、LED 6 0 に各々加工される区画 1 0 0 毎に、上面 6 8 上に形成された拡散溝 9 4 内に露出させられた横拡散層 8 2 の端面から不純物 Zn が拡散させることで形成されている。そのため、本実施例においては、その電流阻止部 8 6 の内周端に略一致させられる前記の発光領域 (通電領域) R の積層面方向における外周縁の形状は、図 8 に示されるように拡散溝 9 4 のうちの個々の LED 6 0 に相当する部分と相似する矩

形を成す。換言すれば、拡散溝 94 は、区画 100 毎に発光領域 R の外周縁形状と略相似する形状を有し且つその外周縁に沿ってその外周側に設けられるため、このように所望の形状を備えた発光領域 R が形成されるのである。しかも、発光領域 R の大きさは拡散深さすなわち熱処理時間等の拡散条件で決定されるため、拡散溝 94 の大きさをすなわちレジスト膜 90 のパターンを変更することなく、発光領域 R の大きさを変更できることとなる。

【0032】そして、電極形成工程 S6 において、基板 62 の裏面 66 およびデバイス構造層 64 の表面 68 に区画 100 毎にそれぞれ前記の下部電極 70 および上部電極 72 を形成することにより、一連のウェハ・プロセスが終了する。前記の表層拡散部除去工程 S5 は、このように拡散処理の後に設けられる上部電極 72 との電気的接触を確保する目的で、第一キャップ層 84 の表層の拡散部 98 を除去して当初の導電型に維持されている部分を表面に露出させているのである。その後、ダイシング工程 S7 において、ウェハ・プロセスを終えたウェハ 88 を、図 7 (e) に二点鎖線 D で示される分割位置でダイシングして区画 100 単位で分離することによって、前記 LED60 が得られる。図 7 (f) は、この状態を示している。なお、LED60 は、例えば図示しない TO18 ステム等にダイ・ボンディングすると共に上部電極 72 に図示しない電極リードをワイヤ・ボンディングによって固着し、且つシールすることにより、発光部品として用いられる。

【0033】要するに、本実施例においては、結晶成長工程 S1 において、積層方向の中間部に位置してその上下方向に連続する同じ導電型の第一キャップ層 84 および第二キャップ層 80 よりも不純物の拡散速度が高い横

30 拡散層 82 を含み且つ活性層 76 を挟んで導電型が異なるように複数の半導体層を基板 62 上に順次結晶成長させて積層することにより、デバイス構造層 64 にそれぞれ対応する複数の区画 100 を備えたウェハ 88 が作製され、続く拡散溝形成工程 S3 において、横拡散層 82 の端面をそれら複数の区画 100 の各々毎に露出させるための数 (μm) 程度の深さの拡散溝 94 がそのウェハ 88 の上面 68 に設けられ、更に、不純物拡散工程 S4 において、その上面 68 側から不純物 Zn を拡散させることにより、拡散溝 94 内に露出した端面から拡散させられたその不純物 Zn によって導電型が反転させられた電流阻止部 86 が横拡散層 82 内に形成される。すなわち、ウェハ 88 の上面 68 に、区画 100 毎に備えられる発光領域 R のその上面 68 と平行な面内における外周縁形状と略相似する数 (μm) 程度の深さの拡散溝 94 をそれら発光領域 R の各々の外周縁に沿ってその外周側に設けることにより、それら複数の区画 100 の各々に備えられる横拡散層 82 の端面がその拡散溝 94 内に露出させられ、更に、不純物拡散工程 S4 において、その上面 68 側から不純物 Zn を拡散させることにより、横拡散層 82

内の発光領域 R 上よりも外周側に、その Zn が拡散させられることで導電型が反転させられた環状の電流阻止部 86 が形成される。

【0034】そのため、複数の LED60 の個々のデバイス構造層 64 にそれぞれ対応する複数の区画 100 の各々の中間部に備えられる横拡散層 82 の端面が拡散溝 94 内に露出させられた状態で、その拡散溝 94 が設けられている一面 68 側から不純物 Zn が拡散させられると、その不純物 Zn は一面 68 側からだけでなくその端面からもデバイス構造層 64 に拡散させられる。このとき、横拡散層 82 はその上下に連続する同じ導電型の第一キャップ層 84 および第二キャップ層 80、すなわち少なくともその一面 68 側に連続する同じ導電型の各層よりもその Zn の拡散速度が高いことから、それらの中ではその一面 68 に沿った方向において最も内周側まで深く Zn が拡散させられ且つその拡散部 98 の内周端が拡散溝 94 と略相似する形状に形成される。このため、横拡散層 82 内に形成される電流阻止部 86 は、導電型を反転させられた部分のうちその一面 68 に沿った方向において導電型を反転させられていない領域側すなわち内周側に最も突き出して位置することから、それによって通電領域延いては発光領域 R を決定されて容易に電流狭窄構造および所定の発光領域形状が形成される。しかも、上記の一面 68 を構成する第一キャップ層 84 はその電流阻止部 86 よりもその一面 68 に沿った方向において浅い範囲、すなわちその電流阻止部 86 の内周縁よりも外周側の範囲だけが導電型を反転させられることから、光取出面として機能させられるその一面 68 の発光領域 R 上を避けて上部電極 72 との導通部を設け得るため、高い発光効率が得られる。更に、電流阻止部 86 が簡単な不純物拡散法で形成されるため、イオン注入による場合のような生産効率の低下や再成長させる場合のような結晶性の乱れが生じない。したがって、高い発光効率が得られ且つ結晶性が優れた電流狭窄型野 LED60 を効率良く製造することができる。

【0035】また、本実施例においては、不純物が拡散させられている領域が横拡散層 82 内の電流阻止部 86 だけであって、それ以外の部分には拡散部 98 が形成されていない。そのため、活性層 76 で発生した光の射出経路に光の吸収係数が高い拡散部 98 が存在しないことから、発光効率が一層高い LED60 を製造することができる。

【0036】また、本実施例においては、デバイス構造層 64 を構成する複数の半導体層のうち、拡散溝 94 内において端面が露出させられた最下部の層すなわち横拡散層 82 に接してその下側に位置する第二キャップ層 80 も、その横拡散層 82 よりも不純物の拡散速度が低くされる。そのため、その第二キャップ層 80 内における不純物の拡散速度が低くされていることから、その第二キャップ層 80 中に拡散させられた不純物が上面 68 に

沿った方向において拡散溝94から電流阻止部86よりも深く(すなわちその内周端よりも内周側に)広がることで抑制されるため、一層確実に所望の電流狭窄構造が得られる。

【0037】次に、本発明の他の実施例を説明する。なお、以下の実施例において前述の実施例と共通する部分は同一の符号を付して説明を省略する。

【0038】図10は、前記図6に示される工程に従って製造される他のLED102の構成を説明する模式図である。図において、LED102は、基板62上に結晶成長により積層されたデバイス構造層104を備えると共に、下面66および上面68に下部電極70および上部電極72をそれぞれ備えている。但し、本実施例においては、基板62がn型半導体(n-GaAs)であることから、基板62側がn型領域に、活性層76を含むデバイス構造層104上部がp型領域にそれぞれ構成される。また、上記のデバイス構造層104は、デバイス構造層64と略同様に構成されているが、第一クラッド層74および第二クラッド層78はそれぞれ $\text{n-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 単結晶および $\text{p-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 単結晶で構成され、活性層76は厚さが $0.2(\mu\text{m})$ 程度のp-GaAs単結晶で構成される。また、第二キャップ層80および第一キャップ層84は、何れも $3(\mu\text{m})$ 程度の厚さの $\text{p-Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 単結晶で構成されており、横拡散層82は p-AlAs 単結晶で構成されている。このため、電流阻止部86は導電性をp型からn型に反転させることで形成されており、例えば、不純物としてSi、Se等が高濃度でドーピングされている。

【0039】以上のように構成されるLED102の製造方法は、用いられるエッチング液やドーパント等の材料が異なる他は前記LED60と略同様であり、拡散溝94を形成して不純物拡散処理を行うことで電流阻止部86が形成される。すなわち、一般に、 AlGaAs 化合物半導体における不純物拡散速度は $\text{GaAs} < \text{Al}_x\text{Ga}_{1-x}\text{As} < \text{AlAs}$ の関係にあり、図11に不純物拡散深さの混晶比依存性を示すように、Alの混晶比 x が大きくなるほど拡散深さが深くなる傾向がある。そのため、AlAsから成る横拡散層82では内周部まで深く不純物が拡散させられる一方、 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ から成る第一キャップ層84等では前記図7(d)に示される場合と同様に表層部だけに不純物が拡散させられることから、熱処理温度や処理時間を適当に設定することによって所望の大きさの電流阻止部86が得られるのである。なお、図10から明らかなように、LED102ではLED60に見られるようなデバイス構造層104の上部と下部との間の段差が存在しない。これは、例えば、図12に示されるように、拡散溝94の幅 Wt よりも刃厚 WD が大きいダイシング・ブレード106を用いてダイシング工程S7を行うことにより、ウェハ88の分割と同時に段差部分が切削によって除去されたためである。すなわち、段差が残ることが好ましくない場合には、図12に示されるように、切断加

工時に段部を除去すればよい。

【0040】図13は、本発明の製造方法の他の例を示す工程図であり、図14(a)、(b)は、その製造工程の途中段階におけるウェハ88の断面構造を模式的に示す図7(a)~(f)の一部に対応する図である。なお、図13において省略されている部分は、図6の工程図と同様であるので、相違部分を中心に説明する。ウェハ88を作製した後の拡散防止膜形成工程S8においては、ウェハ88の上面68の全面に拡散防止膜108を設ける。この拡散防止膜108は、例えば $500 \sim 3000(\text{\AA}) [=50 \sim 300(\text{nm})]$ 程度の厚さの窒化珪素(Si_3N_4)で構成される。続く、保護膜形成工程S2においては、その拡散防止膜108上に前記のレジスト膜90を前記のような所望の開孔パターンで設ける。そして、図6の場合と同様に拡散溝形成工程S3でエッチング処理を施すことにより、拡散防止膜108の前記開口部92に位置する部分がウェハ88の上部のその部分と共に除去されて、前記拡散溝94が形成される。すなわち、拡散防止膜108が拡散溝94上を除く上面68だけに残存させられた状態となる。この後、前記のSOG膜96を設けて、不純物拡散工程S4を施すことにより、拡散溝94の内壁面および底面からデバイス構造層64に、不純物が拡散させられる。図14(a)は、このようにして不純物を拡散した後の状態を示している。

【0041】このとき、SOG膜96中の不純物は、拡散防止膜108の設けられている部分からはデバイス構造層64内に拡散しないことから、図14(a)に示されるように、拡散部98は拡散溝94内に露出させられた部分だけに形成され、上面68には形成されない。すなわち、拡散部98の個々の区画100毎における最も内周側の位置は横拡散部82内に形成され、その横拡散部82の電流阻止部86よりも内周側部分の上方(すなわち光の射出経路上)には、拡散処理後の当初から不純物が拡散させられた部分が存在しない。

【0042】不純物拡散工程S4に続いては、SOG膜96を除去した後、表層拡散部除去工程S5に代わって電極固着穴形成工程9が実施される。この電極固着穴形成工程S9では、拡散防止膜108のうち上部電極72を固着する部分だけをエッチング処理等によって選択的に除去することにより、電極固着穴110を形成する。窒化珪素から成る拡散防止膜108は電気絶縁性を有することから、上部電極72との電氣的接触を得るために上面68の一部を露出させる必要がある。図14(b)は、この状態を示している。上記の拡散防止膜108を除去するエッチング処理は、例えば、 CF_4 ガスをを用いたプラズマ・エッチング等が好適である。なお、電極固着穴110の形成位置は、光取出部Bの外周側すなわち電流阻止部86上であれば任意に選択でき、その光取出部Bとして機能する部分を取り囲むように環状の穴110を形成してもよい。その後、電極形成工程S6以下を実

施することにより、LED 60 等と同様な構造を有した図 15 に示されるような LED 112 が得られる。なお、このようにして製造された LED 112 は、光取出部 B が窒化珪素から成る拡散防止膜 108 で覆われているが、これが LED 112 の活性層 76 で発生する光に対して透明である場合には、LED 112 の機能上何ら支障はないのである。しかも、拡散防止膜 108 は、光の射出を促進する反射防止膜として機能させ得ることから、却って光取出部 B 上に残す方が好ましいと言える。反射防止膜として機能させる場合には、その厚さを発光波長 λ の $1/4n$ に設定することが好ましい。

【0043】また、LED 112 においては、図 15 に示されるように光取出部 B の形状が円形となっているだけでなく、エッチングにより端面を露出させられたデバイス構造層 64 の一部も円柱状（或いは円板状）を成している。前述のように、拡散部 98 の内周端の形状すなわち電流阻止部 86 の内周端の形状延いては発光領域 R の形状は、拡散溝 94 によって露出させられるデバイス構造層 64 端面に略相似するものとなる。そのため、円形の発光領域 R すなわち光取出部 B を得ようとする場合には、例えば、図 16 に示されるような円形パターンのレジスト膜 114 を設けて拡散溝形成工程 S3 におけるエッチング処理を施すことにより、拡散溝 94 によって露出させられるデバイス構造層 64 の側面を円筒面に形成する必要がある。したがって、LED 112 のデバイス構造層 64 の上部が円柱状を成しているのである。なお、これに対して、拡散溝 94 の底面よりも下側の部分では、その溝形状は何ら現れず、ダイシング時には格子状の分割線 D（図 8 参照）で分割されることから図 15 に示されるように積層面に沿った断面が矩形を成している。

【0044】以上、本発明の一実施例を図面を参照して詳細に説明したが、本発明は、更に別の態様でも実施される。

【0045】例えば、実施例においては、本発明が AlInGaP 系或いは AlGaAs 系化合物半導体から成る LED 60、102 等の製造工程に適用された場合について説明したが、不純物拡散速度の高い横拡散層 82 を設けることができる素子構造を有するものであれば、上記のものに限られず、InGaN 系、InGaAs 系、或いは GaAsP 系等の種々の LED の製造方法に適用することができる。

【0046】また、実施例においては、横拡散層 82 の端面を拡散溝 94 内に露出させるために最低限要求される深さ、すなわちその横拡散層 82 の下面の深さに拡散溝 94 が形成されていたが、更に深くされていても差し支えない。その場合には、露出させられる各半導体層が全て横拡散層 82 よりも不純物拡散速度が低いことが望ましい。

【0047】また、実施例においては、横拡散層 82 と同じ導電型の半導体層（第一キャップ層 84 および第二

キャップ層 80）だけが拡散溝 94 内に露出させられていたが、異なる導電型の半導体層も拡散溝 94 内に露出させられていても差し支えない。この場合には、その異なる導電型の半導体層における不純物拡散速度は、必ずしも横拡散層 82 よりも低くなくともよい。すなわち、電流阻止部 86 を形成するための不純物は、その異なる導電型の半導体層内に拡散してもその導電型を反転させないため、通電領域 R の大きさには何ら影響しないのである。ただし、その層が活性層 76 よりも光取出面側に位置する場合には、光の射出経路上に拡散部 98 が位置せず、或いは位置する部分が可及的に小さくなるように、その異なる導電型の半導体層内における拡散速度が横拡散層 82 と略同様或いはそれ以下にされていることが好ましい。

【0048】また、実施例においては、デバイス構造層 64 の上面 68 が光取出面として機能させられていたが、基板 62 の下面 66 が光取出面として機能させられる場合にも、本発明は同様に適用される。

【0049】また、実施例においては、デバイス構造層 64 の上面 68 側から拡散溝 94 を形成していたが、基板 62 の下面 66 側から設けてもよい。例えば、デバイス構造層 64 の構成上、その上面 68 と横拡散層 82 との間に不純物拡散速度の高い層が存在することとなる場合には、基板 62 側に拡散溝 94 を設けることが有効である。

【0050】また、実施例においては、拡散溝 94 内に露出させられている最下の層すなわち横拡散層 82 の下に接して位置する第二キャップ層 80 も、不純物拡散速度がその横拡散層 82 より低くされていたが、端面が露出させられていない層の拡散深さは端面が露出させられている場合よりも低くなるため、そのような下に位置する層の拡散速度は横拡散層 82 よりも高くともよい。

【0051】また、実施例においては、発光領域 R の形状が矩形或いは円形の場合について説明したが、その形状は拡散溝 94 の形状を変更することで適宜変更できる。

【0052】また、実施例においては、拡散用凹所として、略格子状の拡散溝 94 が上面 68 に設けられたが、区画 100 毎に独立した溝や凹所が拡散溝 94 に代えて設けられてもよい。

【0053】また、実施例においては、拡散防止膜 108 を設ける場合にレジスト膜 90 も設けていたが、拡散防止膜 108 をパターン形成することによってレジスト膜 90 の機能を兼ねさせ、これを不要とすることもできる。

【0054】また、実施例においては、本発明が上面 68（光取出面）の中央部に光取出部 B を備えた LED 60 等の製造方法に適用された場合について説明したが、本発明は、上面 68 等の中央部に比較的小面積の上部電極 72 を備え、その外周側の全体に設けられた光取出部

Bから発光させる形式のLEDの製造方法にも同様に適用される。このようなLEDに適用するに際しては、例えば、図6、7に示される製造工程において、先ず、拡散溝94に代えて図8に示される発光領域Rが形成される部分にその拡散溝94と同様な深さの穴（拡散用凹所）を各区画100毎に設けて、各区画100毎に横拡散層82の内周側端面をその穴内に露出させた状態で同様な不純物拡散処理を施すことにより、その穴の軸心を通る断面において図7(e)と同様な形状（図における拡散溝94が本態様における穴に相当する）を有するウェハ88を得る。このとき、不純物は穴からその外周側に拡散して区画100の内周部に環状の拡散部が形成される。次いで、穴の周囲であってその拡散部の外周縁よりも内側位置に上部電極72を設けた後、ウェハ88を、図7(e)の二点鎖線Dに代えて各区画100の中央位置に示される三点鎖線DA（中央の一素子を分割するための分割線だけを示す）の位置でダイシングして素子毎に分割する。これにより、デバイス構造層64の途中に設けられている横拡散層82内において、各素子の中央部に設けられている穴の周縁部だけに不純物が拡散された電流阻止部86が形成されることから、その外周側に通電領域が設けられた電流狭窄構造が構成され、その電流阻止部86の真上の部分に設けられた上部電極72よりも外周側部分だけから発光させられる構造のLEDが得られる。なお、拡散溝94に代えて形成される穴の大きさや形状は、形成する光取出部の内周端の位置および形状に応じて適宜定められる。

【0055】その他、一々例示はしないが、本発明はその趣旨を逸脱しない範囲で種々変更を加え得るものである。

【図面の簡単な説明】

【図1】従来の電流狭窄構造の形成方法の一例を説明する図である。

【図2】従来の電流狭窄構造の形成方法を他の例を説明する図である。

【図3】従来の電流狭窄構造の形成方法の更に他の例を説明する図である。

【図4】従来の電流狭窄構造の形成方法を更に他の例を説明する図である。

【図5】本発明の一実施例の製造方法で製造されるLEDの構成を模式的に示す図である。

【図6】図1のLEDの製造工程の要部を説明する工程図である。

【図7】(a)～(f)は、図6の製造工程の各段階におけるエピタキシャル・ウェハの断面構造を説明する図である。

【図8】図6の製造工程において形成されるレジスト膜のパターンを説明する図である。

【図9】AlInGaP系半導体における混晶比と不純物拡散速度の関係を説明する図である。

【図10】本発明の製造方法で製造されるLEDの他の構成例を説明する図である。

【図11】AlGaAs系半導体における混晶比と不純物拡散速度の関係を説明する図である。

【図12】図10のLEDの製造工程におけるダイシング・ブレードの刃厚と拡散溝幅との関係を説明する図である。

【図13】本発明の他の実施例の製造方法の要部を説明する工程図である。

【図14】(a)、(b)は、図13の製造工程の途中段階における断面構造を説明する図である。

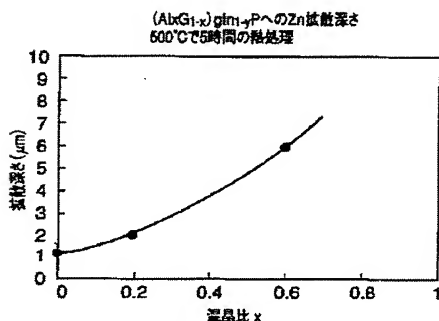
【図15】図14のエピタキシャル・ウェハを分割して得られるLEDを示す斜視図である。

【図16】図15のLEDの製造に用いられるレジスト膜パターンを示す図である。

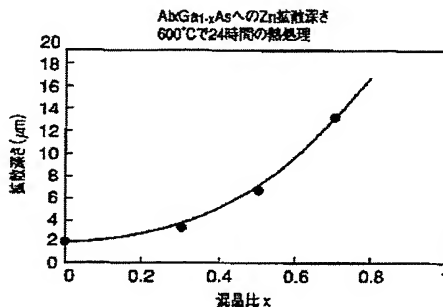
【符号の説明】

- 64：デバイス構造層（素子構造部）
- 68：上面（一面）
- 82：横拡散層（電流狭窄層）
- 86：電流阻止部
- 88：エピタキシャル・ウェハ
- 90：レジスト膜（保護膜）
- 92：拡散溝（拡散用凹所）
- 100：区画

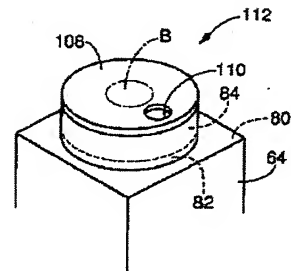
【図9】



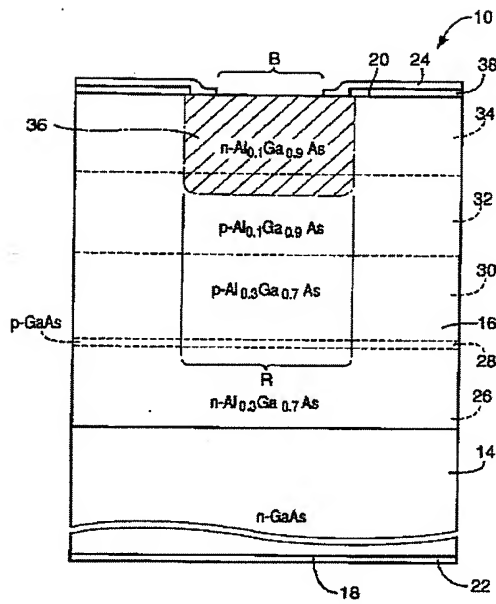
【図11】



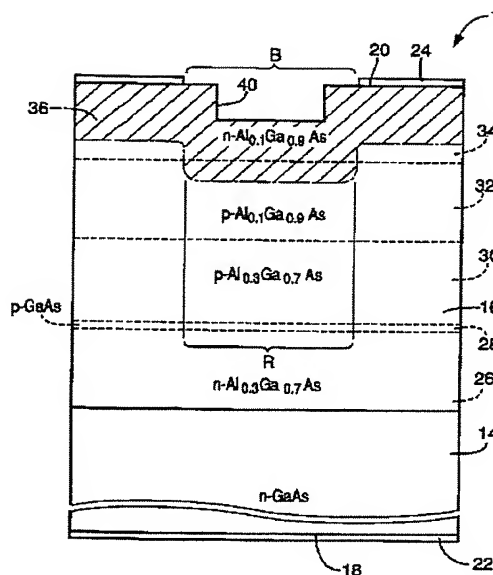
【図15】



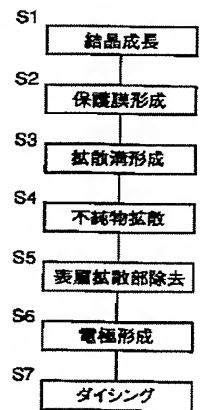
【図 1】



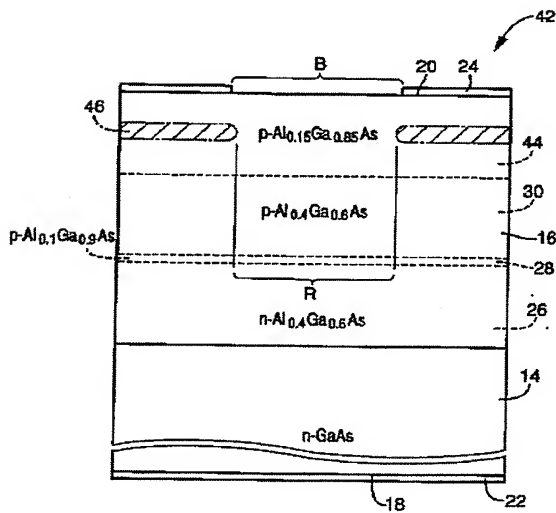
【図 2】



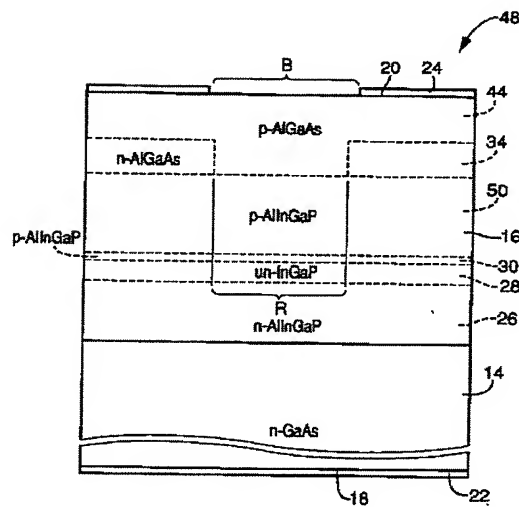
【図 6】



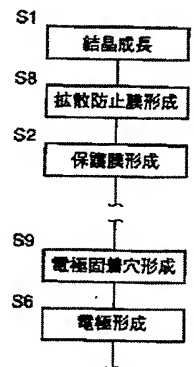
【図 3】



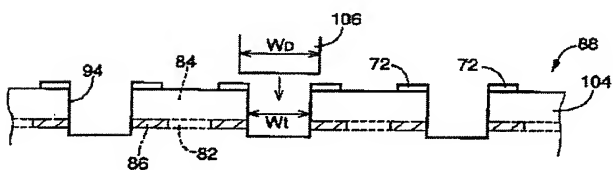
【図 4】



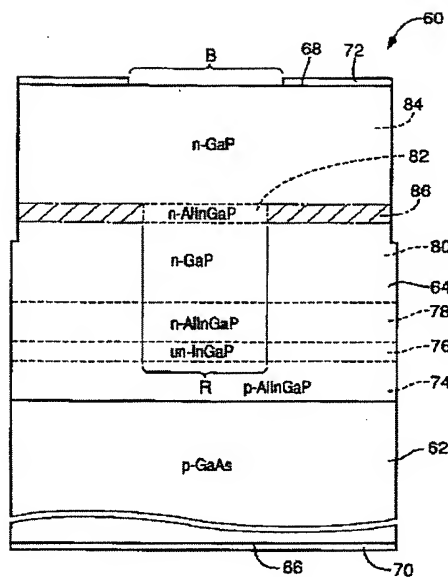
【図 13】



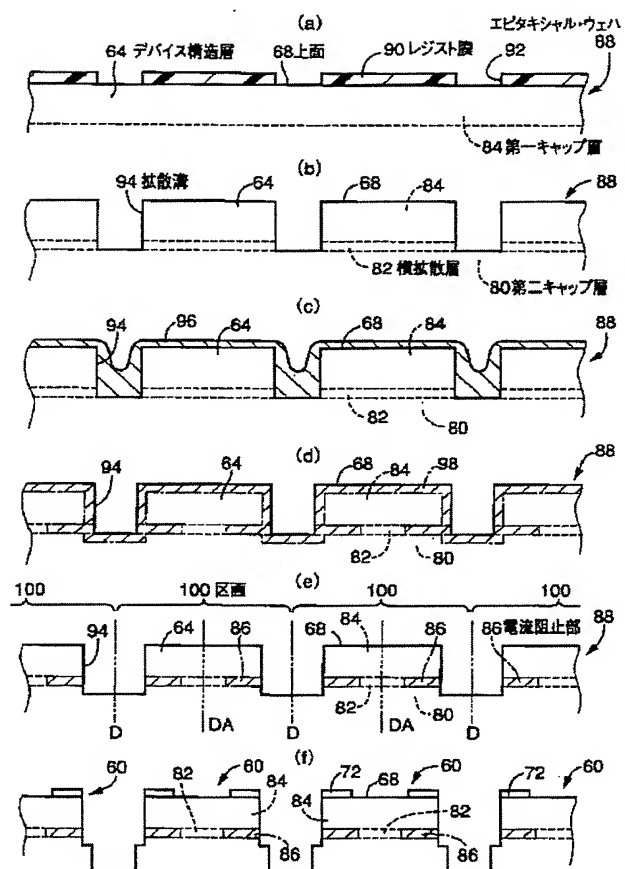
【図 12】



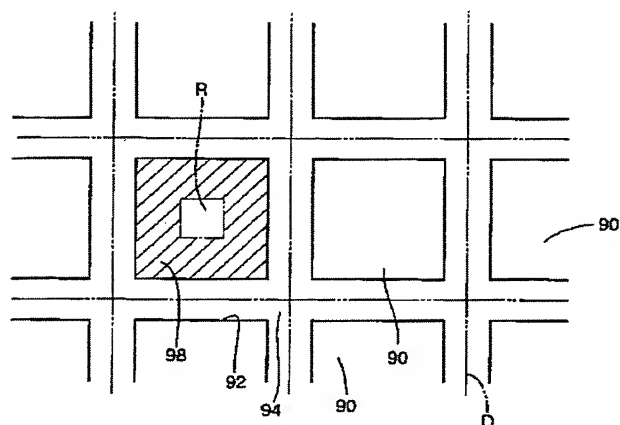
【図 5】



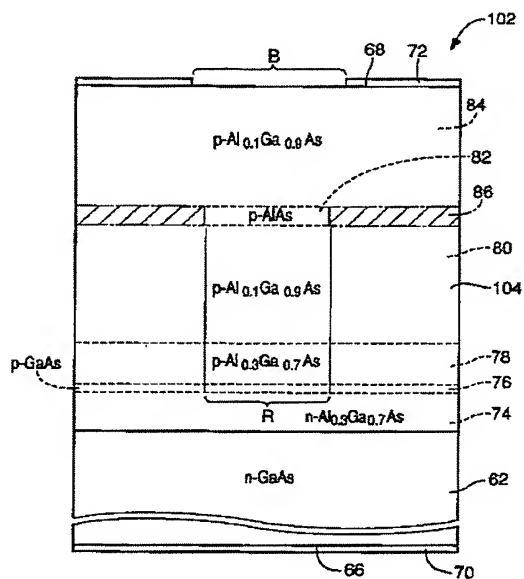
【圖 7】



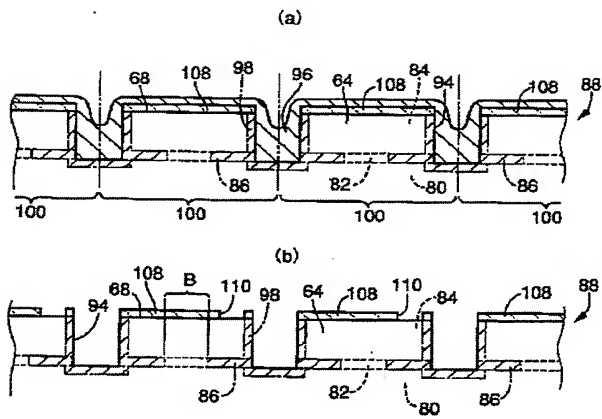
【图 8】



【図 10】



【図 14】



【図 16】

